

# 数字电子技术基础 一 ~ 三章 测试题

姓名：\_\_\_\_\_ 学号：\_\_\_\_\_ 得分：\_\_\_\_\_

## 一、数码和数制 (2' × 12)

### 1. 数制转化

$(126)_{10} = (\underline{\hspace{2cm}})_2$        $(76)_8 = (\underline{\hspace{1cm}})_{10} = (\underline{\hspace{1cm}})_{16} = (\underline{\hspace{2cm}})_2$  ,  
 $(10110110)_2 = (\underline{\hspace{1cm}})_{10} = (\underline{\hspace{1cm}})_{16}$

### 2. 无符号整数二进制运算

$(10001001)_2 + (01000100)_2 = (\underline{\hspace{2cm}})_2$   
 $(1011)_2 \times (1001)_2 = (\underline{\hspace{2cm}})_2$

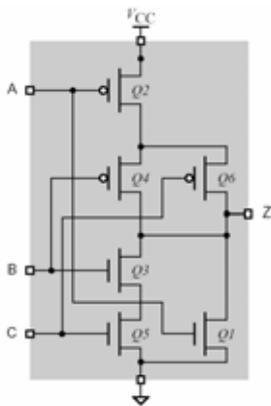
### 3. 负数的二进制运算

-23 的 8 位二进制补码为  $(\underline{\hspace{2cm}})_{\text{补}}$ ，并用 8 位二进制补码表示法求  $38-23$  的值 (填入右边空格)

|   |   |   |   |
|---|---|---|---|
| ( |   | ) | 补 |
| + | ( |   | ) |
| = | ( |   | ) |
|   |   |   | 补 |

## 二、门电路基本

- 简述直流噪声容限的概念，并解释能否用 74 系列 TTL 电路来驱动 74HC 系列的 CMOS 电路。(2'+3')
- 简述扇出的概念。计算一个电路的扇出系数需要考虑哪些因素？(2'+3')
- 简述上拉电阻在集电极开路电路中的作用。(2')
- 分析下图中 CMOS 电路的逻辑功能(晶体管导通打  $\checkmark$ ，截止打  $\times$ )。(10')



| A | B | C | Q1 | Q2 | Q3 | Q4 | Q5 | Q6 | Z |
|---|---|---|----|----|----|----|----|----|---|
| L | L | L |    |    |    |    |    |    |   |
| L | L | H |    |    |    |    |    |    |   |
| L | H | L |    |    |    |    |    |    |   |
| L | H | H |    |    |    |    |    |    |   |
| H | L | L |    |    |    |    |    |    |   |
| H | L | H |    |    |    |    |    |    |   |
| H | H | L |    |    |    |    |    |    |   |
| H | H | H |    |    |    |    |    |    |   |

该 CMOS 完成的逻辑功能为：Z = \_\_\_\_\_。(2')

## 三、布尔代数和逻辑电路分析和设计基础

### 1. 逻辑运算基础

给出当 A 和 B 端波形如图 1 所示时，图 2 中 C 和 D 的波形。(3'+3')

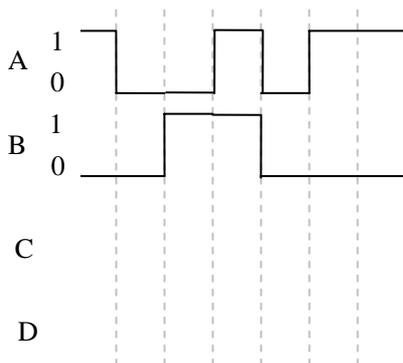


图 1

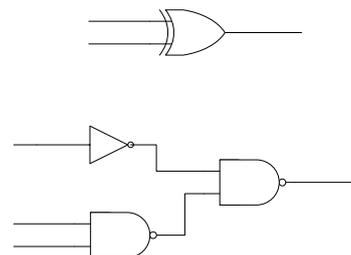


图 2

2. 在如下表达式上应用 DeMorgan 定理 (3' × 2)

a)  $\overline{\overline{AB}(C+D)}$

b)  $\overline{\overline{(A+B+C+D)}(\overline{ABCD})}$

3. 画出  $\overline{\overline{AB}(C+D)}$  的逻辑电路图 (4')

4. 用代数法化简如下逻辑函数。(3' × 3)

a)  $\overline{AB} + \overline{ABC} + \overline{ABCD} + \overline{ABCDE}$

b)  $\overline{ABC} + \overline{(A+B+C)} + \overline{ABCD}$

c)  $ABCD + \overline{ABCD} + \overline{ABCD}$

5. 用卡诺图化简以下逻辑函数为：1)最简和之积与 2)最简积之和的形式 (5' × 2)

$\overline{ABD} + \overline{ABCD} + ABCD + \overline{ACD}$

6. 分析如下组合逻辑电路，填写下表，并说明其各个输入端的作用。(10'+10')

| G1 | G2 | S0 | S1 | 1Y0_L | 1Y1_L | 1Y2_L | 1Y3_L | 2Y0 | 2Y1 | 2Y2 | 2Y3 |
|----|----|----|----|-------|-------|-------|-------|-----|-----|-----|-----|
| 0  | 0  | 0  | 0  |       |       |       |       |     |     |     |     |
| 0  | 0  | 0  | 1  |       |       |       |       |     |     |     |     |
| 0  | 0  | 1  | 0  |       |       |       |       |     |     |     |     |
| 0  | 0  | 1  | 1  |       |       |       |       |     |     |     |     |
| 0  | 1  | 0  | 0  |       |       |       |       |     |     |     |     |
| 0  | 1  | 0  | 1  |       |       |       |       |     |     |     |     |
| 0  | 1  | 1  | 0  |       |       |       |       |     |     |     |     |
| 0  | 1  | 1  | 1  |       |       |       |       |     |     |     |     |
| 1  | 0  | 0  | 1  |       |       |       |       |     |     |     |     |
| 1  | 0  | 1  | 0  |       |       |       |       |     |     |     |     |
| 1  | 0  | 1  | 1  |       |       |       |       |     |     |     |     |
| 1  | 0  | 0  | 0  |       |       |       |       |     |     |     |     |
| 1  | 1  | 0  | 1  |       |       |       |       |     |     |     |     |
| 1  | 1  | 1  | 0  |       |       |       |       |     |     |     |     |
| 1  | 1  | 1  | 1  |       |       |       |       |     |     |     |     |
| 1  | 1  | 0  | 0  |       |       |       |       |     |     |     |     |

四、你对本课程上半学期的教学有何建议？(7')